

【국제공개특허공보 WO 98/14995호 사본 1부】

PCT

WELTORGANISATION FÜR GEISTIGES EIGENTUM
Internationales BüroINTERNATIONALE ANMELDUNG VERÖFFENTLICHT NACH DEM VERTRAG ÜBER DIE
INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT)

(51) Internationale Patentklassifikation 6: H01L 21/60, 23/482, 23/498	A1	(11) Internationale Veröffentlichungsnummer: WO 98/14995 (43) Internationales Veröffentlichungsdatum: 9. April 1998 (09.04.98)
---	----	--

(21) Internationales Aktenzeichen: PCT/DE97/01631

(22) Internationales Anmeldedatum: 1. August 1997 (01.08.97)

(30) Prioritätsdaten:
196 40 192.5 30. September 1996 (30.09.96) DE(71) Anmelder (für alle Bestimmungsstaaten ausser US): ROBERT
BOSCH GMBH [DE/DE]; Postfach 30 02 20, D-70442
Stuttgart (DE).

(72) Erfinder; und

(75) Erfinder/Anmelder (nur für US): HAUG, Ralf [DE/DE];
Hoffmannstrasse 83, D-71229 Leonberg (DE).(81) Bestimmungsstaaten: JP, US, europäisches Patent (AT, BE,
CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL,
PT, SF).

Veröffentlicht

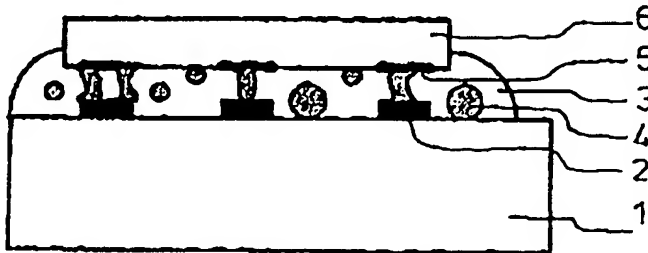
Mit internationalem Recherchenbericht.

(54) Title: FLIP CHIP ASSEMBLY METHOD

(54) Bezeichnung: VERFAHREN ZUR FLIP-CHIP-MONTAGE

(57) Abstract

Disclosed is a method enabling bump-free flip chip assembly of ICs (6) on a substrate (1) using anisotropically conductive adhesives (ACAs) (3). The adhesive contains solder particles (4) causing metallurgic bonding between IC and substrate i.e. selective diffusion to bonding pads (2, 5). In this way finer contact spacings can be processed with the same amount of filler material i.e. greater miniaturization can be obtained and larger bumps between the IC and the substrate can be smoothed out. The method is particularly suited to flip chip assembly on ceramics, glass-ceramics or multi-chip modules and flexible base materials.



(57) Zusammenfassung

Es wird ein Verfahren vorgeschlagen, das zur bumpfreien Flip-Chip-Montage von IC's (6) auf ein Substrat (1) unter Verwendung anisotrop leitfähiger Klebstoffe (ACA's) (3) dient. Der Klebstoff enthält Lotpartikel (4), die eine metallurgische Verbindung zwischen IC und Substrat bewirken, d.h. selektiv zu den metallisierten Anschlußpads (2, 5) diffundieren. Dadurch können bei gleichem Füllstoffgrad feinere Rastermaße verarbeitet werden, d.h. eine höhere Miniaturisierung wird ermöglicht und größere Unebenheiten zwischen IC und Substrat können ausgeglichen werden. Das Verfahren eignet sich besonders zur Flip-Chip-Montage auf Keramik, Glaskeramik oder auf Multi-Chip-Modulen sowie auf flexiblen Basismaterialien.

LEDIGLICH ZUR INFORMATION

Codes zur Identifizierung von PCT-Vertragsstaaten auf den Kopfblättern der Schriften, die internationale Anmeldungen gemäss dem PCT veröffentlichen.

AL	Albanien	ES	Spanien	LS	Lesotho	SI	Slowenien
AM	Armenien	FI	Finnland	LT	Litauen	SK	Slowakei
AT	Österreich	FR	Frankreich	LU	Luxemburg	SN	Senegal
AU	Australien	GA	Gabun	LV	Lettland	SZ	Swasiland
AZ	Aserbaidschan	GB	Vereinigtes Königreich	MC	Monaco	TD	Tschad
BA	Bosnien-Herzegowina	GE	Georgien	MD	Republik Moldau	TG	Togo
BB	Barbados	GH	Ghana	MG	Madagaskar	TJ	Tadschikistan
BE	Belgien	GN	Guinea	MK	Die ehemalige jugoslawische Republik Mazedonien	TM	Türkmenistan
BF	Burkina Faso	GR	Griechenland	ML	Mali	TR	Türkei
BG	Bulgarien	HU	Ungarn	MN	Mongolei	TT	Trinidad und Tobago
BJ	Benin	IE	Irland	MR	Mauretanien	UA	Ukraine
BR	Brasilien	IL	Israel	MW	Malawi	UG	Uganda
BY	Belarus	IS	Island	MX	Mexiko	US	Vereinigte Staaten von Amerika
CA	Kanada	IT	Italien	NE	Niger	UZ	Usbekistan
CF	Zentralafrikanische Republik	JP	Japan	NL	Niederlande	VN	Vietnam
CG	Kongo	KE	Kenia	NO	Norwegen	YU	Jugoslawien
CH	Schweiz	KG	Kirgisistan	NZ	Neuseeland	ZW	Zimbabwe
CI	Côte d'Ivoire	KP	Demokratische Volksrepublik Korea	PL	Polen		
CM	Kamerun	KR	Republik Korea	PT	Portugal		
CN	China	KZ	Kasachstan	RO	Rumänien		
CU	Kuba	LC	St. Lucia	RU	Russische Föderation		
CZ	Tschechische Republik	LI	Liechtenstein	SD	Sudan		
DE	Deutschland	LK	Sri Lanka	SE	Schweden		
DK	Dänemark	LR	Liberia	SG	Singapur		
EE	Estland						

WO 98/14995

PCT/DE97/01631

1

Verfahren zur Flip - Chip - Montage

Stand der Technik

Die Erfindung geht aus von einem Verfahren zur Flip - Chip - Montage nach der Gattung des Hauptanspruches. Die Flip - Chip - Technik, d.h. die direkte Montage von ungehäuteten integrierten Schaltungen (integrated circuits = IC's) auf Substrate wird seit über 30 Jahren in verschiedenen Varianten eingesetzt. Die Weiterentwicklung der Flip - Chip - Technik wird stark vorangetrieben durch die wachsenden Anforderungen an höhere Integrationsdichten, höhere Taktraten, an geringerem Gewicht und an Kostenreduzierung. Ein entscheidender Kostenfaktor ist der Bumping - Prozeß: so betragen beispielsweise die Kosten für das Wafer - Bumping je nach Prozeß 20 bis 40 % der gesamten Montagekosten. Bumps sind mehrschichtige Höckerstrukturen, die auf den Anschlußpads (d.h. den Anschlußkontakten) des IC bzw. Wafer und/oder auf dem Substrat aufgebracht werden, um die Montage zu erleichtern, die Zuverlässigkeit der Kontaktierung und die Packungsdichte zu erhöhen. Zudem ist für verschiedene Anwendungen, bei denen große Unterschiede der thermischen Ausdehnungskoeffizienten zwischen Silizium und Substratmaterial vorhanden sind, zur Minimierung der thermischen Spannungen ein relativ großer Spalt zwischen IC und Substrat erforderlich, der durch Bumps überbrückt werden muß. Für die Flip - Chip - Montage auf Keramik-, Glaskeramik oder Glassubstrate sind dagegen aufgrund der geringen Fehlanpassung der Ausdehnungskoeffizienten und aufgrund der hohen Ebenheit Bumphöhen von etwa 10 bis 15 µm ausreichend. Die Bumping - Verfahren sind jedoch komplizierte und teure mehrstufige Prozesse, insbesondere die Herstellung

WO 98/14995

PCT/DE97/01631

2

hochschmelzender Lotbumps, aber auch die alternativen Verfahren wie niederschmelzende Lotbumps, galvanische Nickel - oder Goldbumps oder siebgedruckte Bumps aus Leitklebstoff.

Es wurden daher Verfahren zur Flip - Chip - Montage entwickelt, die eine Kontaktierung ohne Bumping ermöglichen.

Ein derartiges Verfahren ohne Bump - Strukturen beschreibt z.B. die DE - OS 41 38 779. Zur Montage der Chips wird ein anisotrop elektrisch leitender Kunststoff (anisotropic conductive adhesive = ACA), der senkrecht zur Flip - Chip - Kontaktierungsebene elektrisch leitfähig und in der Kontaktierungsebene isolierend wirkt, eingesetzt. Als elektrisch leitende Partikel werden z.B. Metalle angegeben, die unregelmäßig geformt sein können oder in Form kleiner Kügelchen oder Fasern, insbesondere aber mit gut leitenden Schichten aus beispielsweise Graphit überzogene scharfkantige Keramik- oder Kristallteilchen. Derartige Partikel können aber nur Substrate ausreichender Ebenheit kontaktieren. Auch ist der mit derartigen Klebstoffen erreichbare Miniaturisierungsgrad begrenzt: um eine zuverlässige Kontaktierung kleiner Anschlußpadflächen zu erreichen, müßte der Füllstoffgrad erheblich erhöht werden, was jedoch nur begrenzt möglich ist, weil sich dadurch die Gefahr von Kurzschlüssen erhöht.

Eine andere Entwicklung, die z.B. im Artikel "Anisotropic Adhesives for Flip - Chip Bonding" in der Fachzeitschrift "Latest Achievements in Conductive Adhesive Joining in Electronics Packaging" (Proceedings), Eindhoven, 1995, Seiten 59 ff. vorgestellt wird, sieht vor, gebumppte Chips mit lotgefüllten anisotrop leitfähigen Kunststoffen zu kontaktieren. Die Lotpartikel auf Sn - Basis reagieren

WO 98/14995

PCT/DE97/01631

3

metallurgisch, d.h. unter Ausbildung intermetallischer Verbindungen mit den Anschlußflächen auf IC und Substrat und sichern somit eine gute elektrische Kontaktierung.

Vorteile der Erfindung

Das erfindungsgemäße Verfahren mit den Merkmalen des Hauptanspruches hat demgegenüber den Vorteil, daß es eine hohe Miniaturisierung mit hoher Zuverlässigkeit der Kontaktierung auch auf relativ unebenen Substraten, beispielsweise auf Keramik, mit wenigen Verfahrensschritten und somit kostengünstig erlaubt.

In überraschender Weise hat es sich gezeigt, daß sich die Vorteile lotgefüllter ACA's, insbesondere die zuverlässige Kontaktierung aufgrund der metallurgischen Reaktion mit den Vorteilen einer bumpfreien und somit kostengünstigen Flip - Chip - Montage verbinden lassen.

Das erfindungsgemäße Verfahren ermöglicht die bumpfreie Kontaktierung von IC's auf relativ unebenen Substraten, z.B. auf Keramiksubstraten, und kann Unebenheiten (Gaps) zwischen IC und Substrat bis zu 20 µm bumpfrei ausgleichen, was mit bekannten ACA's nicht möglich war.

Bekannte ACA's sind bumpfrei nur auf Substrate ausreichender Ebenheit anwendbar, insbesondere auf Glas, welches üblicherweise Unebenheiten im Submikronbereich aufweist oder auf flexible Polymerfolien.

Durch die in den Unteransprüchen aufgeführten Maßnahmen sind vorteilhafte Weiterbildungen und Verbesserungen des im Hauptanspruch angegebenen Verfahrens möglich.

WO 98/14995

PCT/DE97/01631

4

Besonders zuverlässige elektrische Kontakte werden erreicht, wenn die Lotpartikel eine Legierung auf Sn/Bi oder auf Sn/In - Basis enthalten.

Besonders vorteilhaft ist es weiterhin, wenn als Kleber für den ACA ein Einkomponentenklebstoff verwendet wird.

In vorteilhafter Weise kann der Klebstoff als Film aufgebracht werden; dadurch können feinere Rastermaße verarbeitet und die Miniaturisierung erhöht werden.

Zeichnung

Im folgenden wird die Erfindung anhand einer Zeichnung vereinfacht dargestellt und in der nachfolgenden Beschreibung näher erläutert.

Figur 1 zeigt einen Querschnitt durch eine nach dem erfindungsgemäßen Verfahren hergestellte Flip - Chip - Verbindung.

Das mit einer Metallisierung 2 versehene Substrat 1 ist mit dem IC 6, auf dessen Anschlußpads eine Metallisierung 5 aufgebracht ist, durch den lotgefüllten ACA 3 mechanisch sowie über die durch die Lotpartikel 4 erhaltenen Brücken elektrisch verbunden.

Beschreibung der Ausführungsbeispiele

Beispiel 1

Auf ein FR4 - Leiterplattensubstrat 1 wird eine Metallisierung 2 aus übereinanderliegenden Schichten von Kupfer, Nickel und Gold aufgebracht. Ein IC 5 wird im

WO 98/14995

PCT/DE97/01631

5

Bereich der Anschlußpads mit einer Metallisierung 4 von Aluminium, Nickel und Gold überzogen.

Substrat 1 und IC 6 werden mittels eines pastenförmigen ACA 3, der einem Einkomponentenkleber auf z.B. Epoxidharzbasis und Lotpartikel auf der Grundlage von beispielsweise Zinn und Wismut enthält, 90 Sekunden bei 150°C unter einem Anpreßdruck von 10 kg/cm² kontaktiert.

Die in der ACA - Paste statistisch verteilten Lotpartikel haben einen Durchmesser von 5 bis 10 µm, vorzugsweise von 10 µm, und einen Füllgrad von 7 bis 10%, vorzugsweise von 10%.

In der beschriebenen Weise können beispielsweise IC's für Autoradios, für Steuergeräte oder für Multi - Chip - Module montiert werden.

Beispiel 2

Auf ein FR4- Leiterplattensubstrat 1 wird eine Cu/Sn - Metallisierung 2 und auf die Anschlußpads eines IC's 6 eine Al/Ni/Au/Sn - Metallisierung 5 aufgebracht.

Substrat und IC werden mittels eines mit Sn/Bi - Lot 4 gefüllten ACA 3 - Films auf Epoxidharzbasis 60 Sekunden bei 180°C und 10 kg/cm² Anpreßdruck kontaktiert.

In der beschriebenen Weise können beispielsweise IC's für Autoradios, für Steuergeräte oder für Multi - Chip - Module montiert werden.

Beispiel 3

Auf ein Keramiksubstrat 1 wird eine Au - Metallisierung 2 und auf die Anschlußpads eines IC's 6 eine Al/Ni/Au - Metallisierung 5 aufgebracht.

WO 98/14995

PCT/DE97/01631

6

Substrat und IC werden mittels eines mit Sn/Bi - Lot 4 gefüllten pastenförmigen ACA 3 auf Epoxidharzbasis 60 Sekunden bei 180°C und 10 kg/cm² Anpreßdruck kontaktiert. In der beschriebenen Weise können beispielsweise IC's für Steuergeräte montiert werden.

Bei der Montage wird durch den Klebstoff, der unter Einwirkung von Temperatur und Druck aushärtet, die mechanische Verbindung von IC und Substrat ohne Underfill und gleichzeitig, durch Aufschmelzen der Lotpartikel, die die Anschlußpads benetzen, die elektrische Verbindung über leitfähige Brücken erreicht.

FR4 - Substrate haben Verwölbungen im Bereich von etwa 1%, abhängig von Dicke, Metallisierung, Handling usw. Bei der erfindungsgemäßen bumpfreien Flip - Chip - Montage mit anisotrop leitfähigen lotgefüllten Klebstoffen tritt unter Einwirkung von Druck und Temperatur ein Planarisierungseffekt auf, so daß auch größere Chips mit einer Kantenlänge bis zu 10 mm zuverlässig kontaktiert werden können.

Bei Keramiksubstraten ist die Ebenheit eine Frage der Herstellung.

Andererseits können auch über die Chipfläche Höhenunterschiede von bis zu 10 µm auftreten.

Durch das erfindungsgemäße Verfahren können derartige Unebenheiten sowie Spalte zwischen IC und Substrat bumpfrei ausgeglichen werden: durch den Einsatz von lotgefüllten ACA's liegen Füllstoffe vor, die bei der Chipmontage aufschmelzen, aufgrund der metallurgischen Kompatibilität

WO 98/14995

PCT/DE97/01631

7

vorwiegend die metallisierten Anschlußpads auf IC und Substrat benetzen und somit infolge der thermodynamischen Aktivität überwiegend in die Bereiche diffundieren, in denen die Ausbildung leitfähiger Brücken erwünscht ist. Weil aus diesem Grund die Gefahr von Kurzschlüssen geringer ist, kann der Füllstoffgrad stärker erhöht werden als bei herkömmlichen ACA's und es können auch größere Unebenheiten (Gaps) zwischen IC und Substrat von bis zu 20 μm bumpfrei ausgeglichen werden.

Die selektive Diffusion der leitfähige Brücken bildenden Lotpartikel zu den Anschlußpads von IC und Substrat hat weiterhin zur Folge, daß bei gleichem Füllstoffgrad gegenüber herkömmlichen ACA's kleinere Anschlußpads, d.h. feinere Rastermaße kontaktiert werden können und somit eine höhere Miniaturisierung möglich ist.

Erfindungsgemäß kann der ACA in Form von Pasten oder Folien (Film) aufgebracht werden. In Pastenmaterialien sind die Lotpartikel statistisch verteilt. Die Größe der Lotpartikel und der Füllstoffgrad, der jedoch nicht beliebig erhöht werden kann, bestimmen die Feinheit der Rastermaße, die verarbeitet werden können, z.B. 100 μm Pitch mit 5 bis 10 μm Durchmesser der Lotpartikel und ein Füllstoffgrad von 10 Gew.%. Bei zu hohem Füllstoffgrad steigt die Gefahr von Kurzschlüssen, bei zu geringem die Gefahr, daß einzelne Pads nicht kontaktiert werden. In Filmmaterialien können die Lotpartikel in einer vorgegebenen Verteilung in die Klebstoffmatrix eingearbeitet werden, die sich bei der Flip - Chip - Montage nicht ändert, so daß Rastermaße bis hinunter auf etwa 20 μm verarbeitet werden können.

WO 98/14995

PCT/DE97/01631

8

Ansprüche

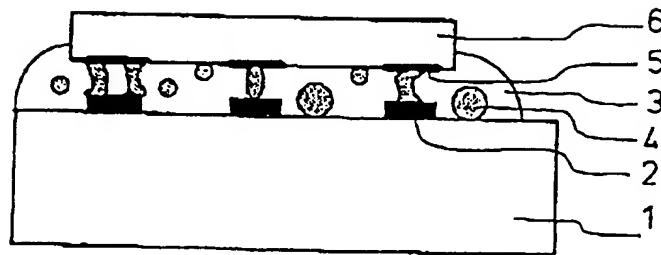
1. Verfahren zur Flip - Chip - Montage von integrierten Schaltungen (IC's) auf ein Substrat ohne Bumping von IC und/oder Substrat, unter Verwendung eines anisotrop leitfähigen Klebstoffes (ACA), dadurch gekennzeichnet, daß der ACA mit Lotpartikeln gefüllt ist.
2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß die Lotpartikel eine Legierung auf Sn/Bi - Basis oder Sn/In - Basis enthalten.
3. Verfahren nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß der ACA einen Klebstoff vom Einkomponenten - Typ, insbesondere ein Epoxydharz, enthält.
4. Verfahren nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, daß der ACA in Pastenform aufgebracht wird.
5. Verfahren nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, daß der ACA als Film aufgebracht wird.
6. Verfahren nach einem der Ansprüche 1 bis 5, dadurch gekennzeichnet, daß die Lotpartikel im ACA einen Durchmesser von 5 bis 10 μm , insbesondere einen Durchmesser von 10 μm aufweisen.
7. Verfahren nach einem der Ansprüche 1 bis 5, dadurch gekennzeichnet, daß der ACA einen Füllgrad mit Lotpartikeln von 7 bis 10 Gew.-%, insbesondere von 10 Gew.-% aufweist.

WO 98/14995

PCT/DE97/01631

1 / 1

FIG. 1



INTERNATIONAL SEARCH REPORT

Int. Patent Application No
PCT/DE 97/01631

A. CLASSIFICATION OF SUBJECT MATTER

IPC 6 H01L21/60 H01L23/482 H01L23/498

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC 6 H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	EP 0 265 077 A (SHELD AHL INC) 27 April 1988	1-3
A	see column 5, line 31 - line 48; claims 1,6,7,10; figure 1	4,6,7
X	EP 0 110 307 A (BURROUGHS CORP) 13 June 1984	1
A	see claims 1,2	2,4
A	US 4 293 451 A (ROSS BERND) 6 October 1981 see claims 1,10	1,2,4

☒ Further documents are listed in the continuation of box C.

☒ Patent family members are listed in annex.

* Special categories of cited documents:

- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier document but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date of priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.

"&" document member of the same patent family

Date of the actual completion of the international search

7 November 1997

Date of mailing of the international search report

08/12/1997

Name and mailing address of the ISA

European Patent Office, P.O. 5818 Patentaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl.
Fax: (+31-70) 340-3016

Authorized officer

De Raeve, R

INTERNATIONAL SEARCH REPORT

Int. l. Application No.

PCT/DE 97/01631

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	<p>BOLGER J C ET AL: "AREA BONDING CONDUCTIVE EPOXY ADHESIVE PREFORMS FOR GRID ARRAY AND MCM SUBSTRATE ATTACH" PROCEEDINGS OF THE MULTI CHIP MODULE CONFERENCE, SANTA CRUZ, MAR. 15 - 17, 1994, no. -, 15 March 1994, INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS, pages 77-82, XP000470493 see page 77, column 1, paragraph 1 ----</p>	3,5
A	<p>EP 0 708 582 A (IBM) 24 April 1996 ----</p>	
A	<p>EP 0 372 880 A (HITACHI CHEMICAL CO LTD) 13 June 1990 ----</p>	
A	<p>LYONS A M ET AL: "A NEW APPROACH TO USING ANISOTROPICALLY CONDUCTIVE ADHESIVES FOR FLIP CHIP ASSEMBLY" PROCEEDINGS OF THE ELECTRONIC COMPONENTS AND TECHNOLOGY CONFERENCE, LAS VEGAS, MAY 21 - 24, 1995, no. CONF. 45, 21 May 1995, INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS, pages 107-113, XP000624962 -----</p>	

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/DE 97/01631

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
EP 0265077 A	27-04-88	JP 63164180 A	07-07-88
EP 0110307 A	13-06-84	US 4487638 A	11-12-84
		CA 1200625 A	11-02-86
		CA 1218764 C	03-03-87
		HK 81492 A	30-10-92
		WO 8402097 A	07-06-84
US 4293451 A	06-10-81	US 4219448 A	26-08-80
EP 0708582 A	24-04-96	CA 2159234 A	21-04-96
		CN 1129339 A	21-08-96
		JP 8227613 A	03-09-96
		SG 33468 A	18-10-96
EP 0372880 A	13-06-90	DE 68911495 D	27-01-94
		DE 68911495 T	07-04-94
		JP 2586154 B	26-02-97
		JP 3029207 A	07-02-91
		US 5001542 A	19-03-91
		US 5120665 A	09-06-92
		DE 69009088 D	30-06-94
		DE 69009088 T	01-09-94
		EP 0387066 A	12-09-90
		KR 9310722 B	08-11-93

INTERNATIONALER RECHERCHENBERICHT

Int. Monales Aktenzeichen

PCT/DE 97/01631

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES IPK 6 H01L21/60 H01L23/482 H01L23/498		
Nach der internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK		
B. RECHERCHIERTE GEBIETE		
Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole) IPK 6 H01L		
Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen		
Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)		
C. ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Beitr. Anspruch Nr.
X	EP 0 265 077 A (SHELDAHL INC) 27. Apr 11 1988	1-3
A	siehe Spalte 5, Zeile 31 - Zeile 48; Ansprüche 1,6,7,10; Abbildung 1	4,6,7
X	EP 0 110 307 A (BURROUGHS CORP) 13. Jun 1 1984	1
A	siehe Ansprüche 1,2	2,4
A	US 4 293 451 A (ROSS BERND) 6. Oktober 1981 siehe Ansprüche 1,10	1,2,4
-/--		
<input checked="" type="checkbox"/> Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen <input checked="" type="checkbox"/> Siehe Anhang Patentfamilie		
* Besondere Kategorien von angegebenen Veröffentlichungen : "A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist "E" älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist "L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt) "O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht "P" Veröffentlichung, die vor dem internationalen Anmeldedatum, oder nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist "T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist "X" Veröffentlichung von besonderer Bedeutung: die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden "Y" Veröffentlichung von besonderer Bedeutung: die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist "Z" Veröffentlichung, die Mitglied derselben Patentfamilie ist		
Datum des Abschlusses der internationalen Recherche 7. November 1997		Abtenddatum des internationalen Recherchenberichts 08/12/1997
Name und Postanschrift der internationalen Recherchenbehörde Europäisches Patentamt, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016		Bevollmächtigter Beauftragter De Raeve, R

Formblatt PCT/ISA/210 (Blatt 2) (Juli 1992)

INTERNATIONALER RECHERCHENBERICHT

Int. Dokumentationszeichen
PCT/DE 97/01631

C.(Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	<p>BOLGER J C ET AL: "AREA BONDING CONDUCTIVE EPOXY ADHESIVE PREFORMS FOR GRID ARRAY AND MCM SUBSTRATE ATTACH" PROCEEDINGS OF THE MULTI CHIP MODULE CONFERENCE, SANTA CRUZ, MAR. 15 - 17, 1994, Nr. -, 15.März 1994, INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS, Seiten 77-82, XP000470493 siehe Seite 77, Spalte 1, Absatz 1 ----</p>	3,5
A	<p>EP 0 708 582 A (IBM) 24.Apr11 1996 ----</p>	
A	<p>EP 0 372 880 A (HITACHI CHEMICAL CO LTD) 13.Juni 1990 ----</p>	
A	<p>LYONS A M ET AL: "A NEW APPROACH TO USING ANISOTROPICALLY CONDUCTIVE ADHESIVES FOR FLIP CHIP ASSEMBLY" PROCEEDINGS OF THE ELECTRONIC COMPONENTS AND TECHNOLOGY CONFERENCE, LAS VEGAS, MAY 21 - 24, 1995, Nr. CONF. 45, 21.Mai 1995, INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS, Seiten 107-113, XP000624962 -----</p>	

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

In. Internationales Aktenzeichen

PCT/DE 97/01631

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
EP 0265077 A	27-04-88	JP 63164180 A	07-07-88
EP 0110307 A	13-06-84	US 4487638 A	11-12-84
		CA 1200625 A	11-02-86
		CA 1218764 C	03-03-87
		HK 81492 A	30-10-92
		WO 8402097 A	07-06-84
US 4293451 A	06-10-81	US 4219448 A	26-08-80
EP 0708582 A	24-04-96	CA 2159234 A	21-04-96
		CN 1129339 A	21-08-96
		JP 8227613 A	03-09-96
		SG 33468 A	18-10-96
EP 0372880 A	13-06-90	DE 68911495 D	27-01-94
		DE 68911495 T	07-04-94
		JP 2586154 B	26-02-97
		JP 3029207 A	07-02-91
		US 5001542 A	19-03-91
		US 5120665 A	09-06-92
		DE 69009088 D	30-06-94
		DE 69009088 T	01-09-94
		EP 0387066 A	12-09-90
		KR 9310722 B	08-11-93